

(51)Int.Cl.⁶
H 0 1 L 23/12

識別記号

府内整理番号

F I

H 0 1 L 23/12

技術表示箇所
L

審査請求 未請求 請求項の数 3 FD (全 6 頁)

(21)出願番号 特願平7-326277
 (22)出願日 平成7年(1995)11月22日
 (31)優先権主張番号 3 4 9 2 8 1
 (32)優先日 1994年12月5日
 (33)優先権主張国 米国(US)

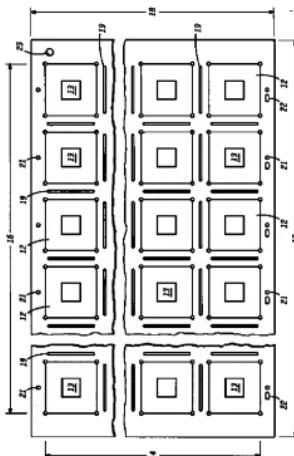
(71)出願人 390009597
 モトローラ・インコーポレイテッド
 MOTOROLA INCORPORATED
 アメリカ合衆国イリノイ州シャンバーグ、
 イースト・アルゴンクイン・ロード1303
 (72)発明者 ノーマン・リー・オウェンズ
 アメリカ合衆国アリゾナ州チャンドラー、
 ウエスト・マンザニタ・コート5907
 (74)代理人 弁理士 本城 雅則 (外1名)

(54)【発明の名称】 ポール・グリッド・アレイ・アセンブリ用マルチ・ストランド基板および方法

(57)【要約】

【課題】 大量自動組み立てに適し、既存の自動組み立て機器の使用も可能とし、しかも組み立てプロセス中に歪まない、価格効率の高いプリント配線基板が得られるマルチ・ストランド・プリント回路基板およびその製造方法を提供する。

【解決手段】 ポール・グリッド・アレイ (BGA) アセンブリ用マルチ・ストランド・プリント回路基板は、N行 (1 4) およびM列 (1 6) に配列されN × Mアレイを形成する複数のBGA基板 (1 2) を有するプリント配線基板 (1 1) を含む。NおよびMは2以上であり、N × Mアレイのサイズは、複数のBGA基板 (1 2) の各々が、約0.15mm(約6ミル)未満の平面性ばらつきを維持するように選択される。プリント配線基板 (1 1) は、平面性ばらつきを最少に抑え、支持用パレットやトレーラーを用いる必要なく、製造者が自動組み立て機械を使用できるのに十分な厚さ (2 6) を有する。



【特許請求の範囲】

【請求項1】 ポール・グリッド・アレイ (BGA) アセンブリ用マルチ・ストランド基板であつて：外周と、厚さ（26）と、N×Mアレイに配列された複数のBGA基板（12）とを有するプリント回路基板（11）を含み；NおよびMは2以上であり、前記N×Mアレイおよび前記厚さ（26）は、前記複数のBGA基板（12）の各々が、組み立て後の前記複数のBGA基板の各々上で、約0.1 1.5 mm未満の平面性ばらつきを維持するように選択されることを特徴とする、ポール・グリッド・アレイ・アセンブリ用マルチ・ストランド基板。

【請求項2】 半導体アレイ・パッケージ用基板であつて：対向する2辺と、対向する2端部と、複数のパターン・パッケージ基板（12）とを有するプリント配線基板（11）から成り；前記複数のパターン・パッケージ基板（12）はN×Mパターンに配列され、NおよびMは、それぞれ前記プリント配線基板内のパターン・パッケージ基板（12）の行数および列数に対応する整数であり、NおよびMは2以上であり、NおよびMは、前記複数のパターン・パッケージ基板（12）の各々が、組み立て中に、約0.1 1.5 mmより大きな非平面状態にまで歪まないようを選択され、前記プリント配線基板（11）は、自動組み立てを支援し、前記複数のパターン・パッケージ基板（12）の各々の歪みを最少に抑えるのに十分な厚さ（26）を有することを特徴とする半導体アレイ・パッケージ用基板。

【請求項3】 ポール・グリッド・アレイ (BGA) パッケージを組み立てる方法であつて：厚さ（26）を有するプリント回路基板（11）内にN×Mアレイに配列された複数のBGA基板（12）を用意する段階であつて、NおよびMは2以上であり、前記複数のBGA基板（12）の各々が、組み立て後に、約0.1 1.5 mmよりも小さい平面性ばらつきを維持するように、前記N×Mアレイのサイズおよび前記厚さ（26）を選択し、各々一方側に複数のボンド・ポスト（31）を、また対側に複数のボンド・パッド（38）を有する前記複数のBGA基板（12）を用意する段階；前記複数のBGA基板（12）の各々に、複数のボンド・パッド（28）を有する半導体ダイ（24）を接着する段階；前記半導体ダイ（24）を封入材（46）で封入する段階；前記封入材を硬化させる段階；前記複数の接点パッド（31）の各々に導電性はんだボール（41）を接着する段階；および前記N×Mアレイを別個のBGAパッケージ（22）に分割する段階；から成ることを特徴とする方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、一般的に半導体パッケージに関し、更に特定すれば、ポール・グリッド・アレイ半導体パッケージング(ball-grid array semiconductor packaging)に関するものである。

【0002】

【従来の技術】 ポール・グリッド・アレイ (BGA) 半導体パッケージは、電子産業では公知である。BGAパッケージは、クワッド平面パック (QFP:quad flat pack) パッケージよりも表面実装相互接続密度を高めることができる。業界において共通する意見は、2 500本以上の入出力 (I/O) を必要とする場合に、BGAパッケージはQFPパッケージよりも価格効率が高いということである。しかしながら、I/Oが1 000本までの場合にも、価格効率の高いBGAによる解決案に対して、高い要求がある。

【0003】 BGAパッケージの組み立ての間、約0.3 5ミリメートル (mm) の厚さを有する有機樹脂プリント配線基板(printed wiring board substrate)を、金属パレット即ち支持素子上に配置する。金属パレットは、組み立て工程の大部分の間、プリント配線基板を支えるものである。プリント配線基板は、單一BGA基板、即ち、多数のBGA基板から成る1本の列即ちストラップから成る。入手可能な最も大きな单一ストラップ・プリント配線基板は、最大全長が約2 000 mmの1x6プリント配線基板である。次に、多数のポンディング・パッドを有する半導体ダイを、BGA基板上面側に配置されているダイ・パッドに接着する。更に、ワイヤ・ボンドをポンディング・パッド、およびBGA基板の上面側のボンド・ポスト(bond post)に接着する。次に、半導体ダイおよびワイヤ・ボンドを、有機材料で封入する。封入後、封入材を高温で硬化させる。更に、導電性はんだボールを接点パッドに接着する。接点パッドはBGA基板の下面側にあり、はんだリフロー・プロセスを用いて、導電性トレスを介してボンド・ポストに電気的に結合される。次に、各BGAパッケージにマークを付ける。多数のBGAパッケージを含む单一ストラップを用いる場合、打ち抜きプレス(punch press)のような分離プロセス(singulation process)を用いて、多数のBGAパッケージを個々のユニットに分離する。

【0004】 上述の組み立てプロセスには、いくつかの欠点がある。上述のプロセスは、組み立て工程の大部分の間薄いBGA基板を支持する金属パレットを必要とするので、このプロセスは大量自動組み立てには適さない。結果として、製造者は、BGAパッケージの組み立てのために、余分に機器を購入しなければならない。このために、機器および余分な工場空間のために資本の投下を必要とする。更に、单一ストラップまたは数個の基板を含む单一ストラップのみが用いられるので、大量のBGAパッケージを効率的に生産することは、製造者にとって困難である。加えて、上述のプロセスは、様々なプロセス工程において、金属パレットの装填および除去、または素子の支持に多大な労働力の投入を必要とする。これは、製造のサイクル時間および品質に悪影響を与えるものである。更に、パレットは、自動化機器と共に

に使用するために精度の高い許容度が要求され、しかも製造ライン全体にわたってプロセス中の作業(WIP:work-in-process)を支持するために、製造者が大量の在庫を有していなければならぬので、パレットは高価なものとなる。

【0005】

【発明が解決しようとする課題】業界標準では、組み立て後、各BGA基板は、基板上の3点で測定した場合に、平面性(planarity)のばらつきを約0.15ミリメートル(約6ミル)未満で維持することが必須要件になっている。言い換れば、各BGA基板は、通常に歪んでいてはならない、即ち、非平面状であってはならない。この厳格な標準および歪に対する心配のために、プリント配線基板供給業者およびBGA半導体製造者は、既存の1×6単一ストランド・プリント配線基板よりも広い基板を作成しようという意欲が湧かないものである。

【0006】BGAパッケージに対する要求が急速に高まっているため、大量自動組み立てに適し、既存の自動組み立て機器の使用も可能とし、しかも組み立てプロセス中に歪まない、価格効率の高いプリント配線基板の必要性があることは、至極明瞭である。

【0007】

【課題を解決するための手段】前述の問題は、本発明によるボール・グリッド・アレイ(BGA)アセンブリ用マルチ・ストランド・プリント回路基板およびその製造方法によって解消される。本発明のマルチ・ストランド・プリント回路基板は、N行およびM列に配列されN×Mアレイを形成する複数のBGA基板を有するプリント配線基板を含む。NおよびMは2以上であり、N×Mアレイのサイズは、複数のBGA基板の各々が、約0.15mm(約6ミル)未満の平面性ばらつきを維持するように選択される。プリント配線基板は、平面性ばらつきを最少に抑え、支持用パレットやトレイを用いる必要なく、製造者が自動組み立て機械を使用できるのに十分な厚さを有する。

【0008】

【実施例】本発明は、図1および図2を参照することにより、よりよく理解することができる。図1は、マルチ・ストランド基板、プリント回路基板、即ち配線基板(PCB)11を示す。PCB11は、典型的に、ビスマレイミド・トリアジン(BT:bismaleimide-triazin)樹脂、FR-4基板等のような、有機エポキシ・ガラス樹脂を基にした物質で形成される。PCB11は、BGA基板、即ち、N×Mのパターン即ちアレイを形成するようにN行14およびM列16に配列された、パターン・パッケージ基板(patterned package substrates)12を含む。BGA基板12の各々は、ダイ接着部即ちポンディング・パッド13を含む。ポンディング・パッド13は、典型的に、銅または金メッキされた銅から成る。ダ

イ接着パッド13は、十字、「ユニオン・ジャック」、またはその他の特別な幾何学的形状のようなパターンに形成された、メタライゼーション領域である。図面の過密を避けるために、導電性トレイスは示さないことにする(導電性トレイスは図2に示されている)。PCB11は、公知のプリント回路基板製造技法を用いて形成される。

【0009】効率的な大量自動組み立てを支援するためには、NおよびMは少なくとも2以上とすることが好ましい。BGA基板12の最終的な寸法に応じて、全組み立て工程が完了した後に、BGA基板12の各々の平面性ばらつきが、BGA基板12の各々上で約0.15mm未満となるように、NおよびMを選択する。言い換れば、組み立て中、BGA基板12の各々は、約0.15mmを越えた非平面状態にまで歪まないようにする。また、PCB11は、歪み即ち非平面性を最少に抑えるのに十分な厚さ2.6(図2に示す)を有する。以下述べるが、厚さ2.6は、少なくとも0.5mm程度であることが好ましい。標準的な業界の慣例によれば、歪みが所与の単位以内であるか否かは、着座面(seating plane)(BGA基板から最大量離れているスタンドオフを有する3つの導電性はんだボール(図2参照))と、基板から最少量離れているスタンドオフを有する導電性はんだボールとの間の最大差を測定することによって決定される。歪みの測定は、PCB11が個々のBGAユニットに分離された後に行われる。

【0010】好ましくは、PCB11は、更に、複数の応力緩和スロット即ちスロット19を、PCB11上の様々な場所に含む。また、スロット19はPCB11を貫通することが好ましい。スロット19は、全て同一サイズ、または異なるサイズである。更に、スロット19は、BGA基板12の各々の歪みを最少に抑える。また、PCB11は、整合孔21を、PCB11の一方の辺または両側の辺に沿って含むことが好ましい。整合孔21は、PCB11の上面から下面まで貫通する。整合孔21は、ダイ接着およびワイヤ・ボンディング機器の自動組み立てを支援するために、これらの機器が必要とする場所に配置される。加えて、PCB11は、孔22をPCB11周間に、そして孔23をPCB11の一方の辺に沿って含むことが好ましい。孔22は自動配向構造を与えるので、製造者はPCB11を後ろ向きに即ちひっくり返して組み立て機器に挿入しなくてもよい。また、孔23は配向構造を与えるので、製造者はPCB11を治具装置に自動的に(robottically)配置することができる。

【0011】好適実施例では、27mm×27mmのBGA素子に対して、Nは2に等しく、Mは6に等しく、PCB11は187mm程度の長さ17と、63mm程度の幅18とを有する。上述の仕様は、23mm×23mmおよび25mm×25mmのBGA素子にも好まし

いものである。好適実施例では、9 mm x 9 mmのBGA素子に対して、Nは4に等しく、Mは12に等しく、長さ17は200 mm程度、幅18は6.3 mm程度である。好適実施例では、1.0. 4 mm x 1.0. 4 mmのBGA素子に対して、Nは4に等しく、Mは12に等しく、長さ17は21.2 mm程度、幅18は6.3 mm程度である。好適実施例では、1.5 mm x 1.5 mmのBGA素子に対して、Nは3に等しく、Mは9に等しく、長さ17は18.7 mm程度、幅18は6.3 mm程度である。好適実施例は、1.4 mm x 2.2 mmのBGA素子に対して、Nは2に等しく、Mは9に等しく、長さ17は1.8 mm程度、幅18は6.3 mm程度である。あるいは、1.4 mm x 2.2 mmのBGA素子に対して、Nは3に等しく、Mは6に等しく、長さ17および幅18は上記と同一としてもよい。好適実施例では、3.5 mm x 3.5 mmのBGA素子に対して、Nは1に等しく、Mは4に等しく、長さ17は1.87 mm程度であり、幅18は6.3 mm程度である。上述の寸法は、標準自動組み立て機器の規定を利用することが好ましい。これによって、製造業者は既存の工具(tooling)および機器を用いることができる。上述の寸法を修正して異なるタイプの自動組み立て機器の規定を満たすようにすることは容易である。

【0012】図2は、組み立ての後であるが、個々のパッケージに単品化即ち分離(singulation or separation)する前の、BGA構造、即ち、パッケージ2の拡大断面図である。BGA構造2は、PCB1内に複数のBGA基板12の内の1つを含む。BGA基板12を有するPCB11は、金属支持パレットを用いることなく、マガジン間自動組み立てプロセス(magazine-to-magazine automated assembly process)に対応できる厚さ26を有することが好ましい。現在入手可能な單一BGA基板PCBおよび单一ストラップBGA基板PCBの厚さは、0.35 mm程度である。この厚さでは、パレットまたはキャリアを用いなければ、信頼性の高い自動組み立てには薄すぎる。また、厚さ26は、BGA基板12の各々の平面性のばらつきを最少に抑えるように選択される。好ましくは、厚さ26は約0.5 mmよりも大きい。更に好ましくは、厚さ26は約0.5 mmから約0.8 mmまでの範囲にある。

【0013】BGA構造2は、更に、BGA基板12の各々の表面上に、ダイ接接着パッド13が接着された半導体ダイ24を含む。半導体ダイ24は、複数のボンディング即ちボンド・パッド28を有する。BGA基板12の各々は、ボンド・ポスト31、上側導電性トレース32、ビア33、下側導電性トレース36、および接点パッド38から成る導電性接続構造を有する。導電性はなんだボール41が接点パッド38に接着される。導電性ワイヤまたはワイヤ・ボンド43が、ボンド・パッド28をボンド・ポスト31に電気的に結合される。ある

いは、半導体ダイ24を「フリップ・チップ(flip-chip)」実施例に取り付け、ボンド・パッド28を、ボンド・パッド28直下のボンド・ポストに直接接続し、導電性ワイヤ43およびダイ接接着パッド13を不要とすることもできる。封入層即ち封入材46が半導体ダイ24およびワイヤ・ボンド43を被覆し、能動回路素子を物理的損傷および/または腐食から保護する。

【0014】BGA基板12を有するPCB11を組み込み、GBA構造22を形成する典型的なBGA組み立てプロセスについて、以下に説明する。まず、所望のN x Mのパターンを有するPCB11を用意する。PCB11をESEC2006のような自動ダイ接接着機械上に装填する。この型のダイ接接着機械は、業界の標準機械であり、製造者はこれを用いて、プラスチック・デュアル・イン・ライン(PDIP)、スマール・アウトライン集積回路(SOIC:small outline integrated circuit)、およびQFPパッケージのような、他のタイプの半導体パッケージに半導体ダイを取り付ける。ダイ接接着機械は、1つの半導体ダイ24を、PCB11上の複数のダイ接接着パッド13の1つに自動的に接着する。好ましくは、半導体ダイ24をダイ接接着パッド13の1つに接着する際、ダイ接接着エポキシを用いる。

【0015】ダイの接着の後、ULVAC Corp. から入手可能なULVAC清浄システムのような自動清浄システムを用いて、PCB11を清浄化する。次に、Shinkawa UTC-100のような自動ワイヤ・ボンダ(wire bonder)上にPCB11を配置し、ワイヤ・ボンド43をボンド・パッド22およびボンド・ポスト31に接着する。従来のBGA処理では、半自動処理用に構成された同様のワイヤ・ボンダを用いて、ワイヤ・ボンディングを行っている。

【0016】次に、封入材46を塗布して半導体ダイ24およびワイヤ・ボンド43を被覆する。封入材46は有機材料から成り、オーバー・モールド・プロセス(over-mold process)またはグラブ・トップ・プロセス(glob-top process)を用いて塗布される。オーバー・モールド・プロセスでは、Town、Ficoまたは同様な供給業者からのオートモールド(automold)が用いられる。オーバー・モールディング・プロセスを用いる場合、封入材46は有機モールドコンパウンド(organic mold compound)から成るもののが好ましい。グラブ・トップ・プロセスを用いる場合は、封入材46は無水エポキシ有機コンパウンド(anhydride epoxy organic compound)から成るもののが好ましい。また、封入材46に選択される材料は、PCB11および半導体ダイ24の熱膨張係数(TCE)に近いTCE(数p m以内)を有することが好ましい。これによって、残りの組み立てプロセスの間に、BGA基板12の歪みを最少に抑えるのを、更に助けることとなる。かかる封入材は、カリフォルニア州のThe Dexter Corp.、of Industry、Ciba-Gieg Corp.、Hitachi Corp.、Sumitomo Corp.、およびNitto-Denko Corp.等数

社の供給業者から入手可能である。

【0017】次に、封入材46を硬化させるが、好ましくは、ベルト炉(belt furnace)、垂直炉(vertical oven)、または一括炉(batch oven)を用い、封入材46に用いられる材料の種類の関数となる温度で行う。硬化プロセスでは、トレイまたは別の形状の保護用品を用いて、接点パッド38を異物の汚染から保護することが好ましい。

【0018】封入の後、室温接着プロセスを用いて、導電性はんだボール41を接点パッド38に接着する。次に、自動はんだリフロー・プロセスを用いて、導電性はんだボール41をリフローする。ベルト炉のような自動リフロー機器を用いる。リフローの後、自動清浄機器を水性またはテルペン(terpene)媒体と共に用いて、P C B11を再び清浄化し、導電性はんだボール接着プロセスからの腐食性ラクックス残留物を全て除去する。次に、自動レーザ・マーカのような自動マーキング機械(automated marking machine)上で、各BGA構造21にマークを付ける。あるいは、マーク付けは封入直後にあってもよい。最後に、BGA基板12の各々を、個々のパッケージに分割する。パッケージを分割するには、打ち抜きプレス・プロセスを用いる。あるいは、ルーティング(routing)、ダイシング(dicing)、またはスナッピング(snapping)等の分離プロセスを用いる。

【0019】以上の説明から、BGA型半導体パッケージを製造するための、 $N \times M$ アレイのBGA基板を含む、マルチ・ストランドPCBが提供されたことが認められよう。 N および M 、ならびにPCBの厚さは、製造

効率の向上を可能とするように選択される。製造効率の向上は、1つのマルチ・ストランドPCBから多くなるBGAパッケージを製造する能力と、標準的な自動組み立て機器を用いる能力によって達成される。製造効率を向上させつつ、GBA基板の平面性のなだらきを約0.15mm未満に抑える。本発明によるマルチ・ストランドPCBは、標準的な自動組み立て機器の使用を可能にすることで、BGA製造者は、同一型の機器を用いて異なる種類のパッケージを製造することができる。資本の支出および必要な工場床面積を減少させることができる。また、手で取り扱う必要性が少くなるので、労働コストも低減され、品質も向上する。

【図面の簡単な説明】

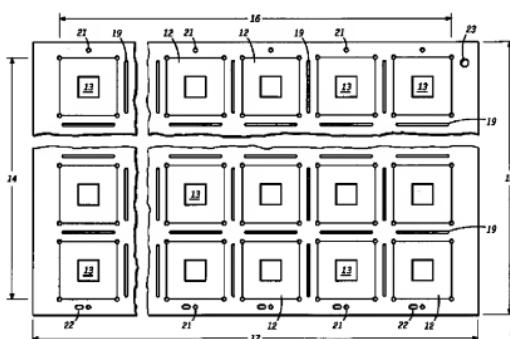
【図1】本発明によるBGAアセンブリ用プリント回路基板の実施例の上面図

【図2】図1による1つのBGAアセンブリの拡大側断面図

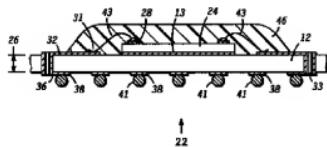
【符号の説明】

- 1 1 マルチ・ストランド基板プリント回路基板
- 1 2 パターン・パッケージ基板
- 1 3 ボンディング・パッド
- 1 4 N行
- 1 6 M列
- 1 9 応力緩和スロット
- 2 1 整合孔
- 2 3 孔
- 2 6 厚さ

[Fig. 11]



【図2】



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-222654
(43)Date of publication of application : 30.08.1996

(51)Int.Cl.

H01L 23/12

(21)Application number : 07-326277
(22)Date of filing : 22.11.1995

(71)Applicant : MOTOROLA INC
(72)Inventor : OWENS NORMAN LEE

(30)Priority

Priority number : 94 349281 Priority date : 05.12.1994 Priority country : US

(54) MULTISTRAND BOARD AND METHOD FOR BALL-GRID ARRAY ASSEMBLY

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a multistrand printed circuit board by which a printed wiring board which is suitable for a large quantity of automatic assembly and also, enables the use of an existing automatic assembly apparatus, and moreover is not distorted during assembly process and is high in price efficiently can be obtained, and its manufacture.

SOLUTION: A multistrand printed circuit board for a ball-grid array(BGA) assembly includes a printed wiring board, which has a plurality of BGA boards 12 forming an $N \times M$ array, arranging in N lines 14 and M rows 16. N and M are two or large, and the size of the $N \times M$ is selected, so that each of the plurality of BGA boards 12 has unevenness of flatness under about 0.15 mm (about 6 mils). The printed wiring board minimizes the unevenness of flatness, and has a sufficient thickness for a manufacturer to use an automatic assembly machine, without necessity of using a pallet for support or a tray.

